

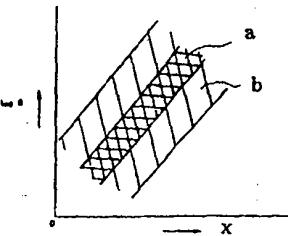
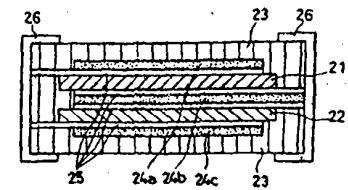
JA 0066906
MAR 1989

(54) THERMISTOR

(11) 1-66906 (A) (43) 13.3.1989 (19) JP
 (21) Appl. No. 62-224681 (22) 7.9.1987
 (71) MURATA MFG CO LTD (72) YASUNOBU YONEDA (I)
 (51) Int. Cl. H01C7/04

PURPOSE: To obtain a thermistor, a B constant and a resistance value R of which can be selected freely, by laminating a plurality of thermistor elements with different thermistor constants (B constants) and resistivity and constituting the thermistor by electrically connecting the thermistor elements in parallel.

CONSTITUTION: The whole thermistor is coated with Al_2O_3 insulating ceramics 23. Each thermistor elements 21, 22 are brought into contact with internal electrodes 25, and the internal electrodes are connected electrically in parallel with external electrodes 26 disposed on both left and right side faces. Diffusion preventive layers 24a, 24b, 24c are formed among the internal electrodes. The diffusion preventive layers are shaped by an Al_2O_3 - ZrO_2 group. When B constants of respective element are equalized approximately, resultant resistance R takes a value acquired by connecting each element in parallel, but a resultant B constant is made the same as the B constant of separate element. When the B constants of two elements largely differ, both combined resistance and the B constant approximate values on the element side having a low resistance value. Accordingly, the resistance value and the B constant can be selected from a wide range by choosing the number of laminating of the elements and the B constants of each element.



x: B constant. a: conventional range. b: range by this invention

⑫ 公開特許公報 (A)

昭64-66906

⑬ Int. Cl.
H 01 C 7/04

識別記号

庁内整理番号
7048-5E

⑭ 公開 昭和64年(1989)3月13日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 サーミスタ

⑯ 特願 昭62-224681

⑰ 出願 昭62(1987)9月7日

⑮ 発明者 米田 康信 京都府長岡市天神2丁目26番10号 株式会社村田製作所内

⑮ 発明者 村田 充弘 京都府長岡市天神2丁目26番10号 株式会社村田製作所内

⑯ 出願人 株式会社村田製作所 京都府長岡市天神2丁目26番10号

⑯ 代理人 弁理士 中島 司朗

明月 稲田

ものである。

ところで、前述のサーミスタは⑪式から明らかなるとおり抵抗RとB定数は相関関係にあり、最近とみに要求されている高抵抗で低いB定数のサーミスタや低抵抗で高いB定数のサーミスタといった製品を得るには極めてむずかしいといった問題点がある。

そこで本発明は上記問題点に鑑みてなされたものであり、抵抗R、サーミスタ定数Bとも希望する値をもったサーミスタを得ることのできる新規技術を提供することを目的としている。

問題点を解決するための手段

上記目的を達成するため、本発明は異なるサーミスタ定数と比抵抗をもつ複数のサーミスタ素体が内部電極と拡散防止層とを介在して積層されるとともに、前記内部電極は複数の前記サーミスタ素体を電気的に並列接続となるように左右両端の外部電極と接続されていることを特徴とするサーミスタ。

1. 発明の名称

サーミスタ

2. 特許請求の範囲

(1) 異なるサーミスタ定数と比抵抗をもつ複数のサーミスタ素体が内部電極と拡散防止層とを介在して積層されるとともに、前記内部電極は複数の前記サーミスタ素体を電気的に並列接続となるように左右両端の外部電極と接続されていることを特徴とするサーミスタ。

3. 発明の詳細な説明

産業上の利用分野

本発明はサーミスタ、特に負特性サーミスタに関する。

従来の技術及びその問題点

一般に、負特性サーミスタの温度抵抗特性は

$$R = R_0 \exp(B(1/T - 1/T_0)) \dots \dots (1)$$

で表される。ここでR、R₀は周囲温度がT、T₀ (K)におけるサーミスタの抵抗値であり、B定数(サーミスタ定数)は約2000～5000K程度の

作用

上記構成のように、異なるサーミスタ定数(B

定数) と比抵抗をもつ複数のサーミスタ素体を電気的に並列接続して、積層すれば、比抵抗、B定数とも個々のサーミスタ素体の合成値となるので、サーミスタ素体の積層数及び個々のサーミスタ素体の抵抗、B定数を選択することにより希望する比抵抗、B定数をもったサーミスタを得ることができる。

実施例

第1図は本発明の一実施例であるサーミスタの断面図を示している。

図中、1, 2, 3はサーミスタ素体であって、このサーミスタ素体1, 2, 3はMn-Ni-Co-Cu系から形成されるものであり、その配合によってそれぞれ異なるB定数と比抵抗を有するものである。各サーミスタ素体1, 2, 3は、内部電極5a, 5b, 5c, 5d, 5e, 5fに接觸しており、この内部電極5a, 5b, 5c, 5d, 5e, 5fは左右両側面に配設された外部電極6, 6に各サーミスタ素体が電気的に並列になるように接続されている。又、各サーミスタ素体

1, 2, 3の境界面に存する内部電極の間(5bと5c, 5dと5eの間)には拡散防止層4a, 4bが設けられている。この拡散防止層4a, 4bは、Al₂O₃ - ZrO₂系により形成されており、製造工程における各サーミスタ素体1, 2, 3の相互拡散を阻止するためのものである。

次に上記サーミスタの製造工程を説明する。Mn-Ni-Co-Cu系の組成をもつ3種類の原料粉末にそれぞれバインダーを添加し、スラリーを作り、このスラリーよりドクター・ブレード法を用いて3種類のシートを作成する。次いで、この3種類のシートのそれぞれ所定の箇所にAl₂O₃ - ZrO₂系の粉末から拡散防止層4用のペーストを作成しておく。次に積層した場合この3種類のシートの境界となる2箇所の内部電極間(5bと5c, 5dと5eの間)に拡散防止層4a, 4b用のペーストを塗布し乾燥させ、第1図のように積層し、所定の条件下で熱圧着する。この際各シートの内部電極が対向する方向に取り出せる

ように各シートの重ね合わせを行なう。統いて单一ユニットに切断し、1300°Cで2時間焼成する。その後外部電極となる電極ペーストを塗布し焼付けてサーミスタを得る。尚、この場合外部電極は焼成前に塗布してもよい。

第2図は、本発明の他の実施例としてのサーミスタの断面図を示している。この実施例と、前述した第1図で示すサーミスタとは、サーミスタ素体を積層している点は同じであるが、サーミスタ素体が2層21, 22である点及び全体をAl₂O₃系の絶縁性セラミックス23で被覆している点が相違する。もっとも、サーミスタ素体は2層に限らず、3層以上の複数層であっても良いことは勿論である。図中、24a, 24b, 24cは拡散防止層、25…は内部電極、26は外部電極である。次に上記実施例のサーミスタの製造手順を説明する。Al₂O₃粉末に有機バインダー、溶剤、可塑剤及び分散剤を加えて絶縁性セラミックス23用のスラリーを作り、このスラリーよりドクター・ブレード法を用いてシートを作成する。

又、Mn-Ni-Co-Cu系の組成をもつサーミスタ素体21, 22のペーストを作成しておく。更にAl₂O₃ - ZrO₂系の粉末から同様に拡散防止層24a, 24b, 24c用のペーストを作成しておく。

このAl₂O₃系の絶縁性セラミックス23用のシート上に拡散防止層24c用のペーストを塗布して乾燥させる。乾燥後内部電極25形成用のペーストを塗布して乾燥させ、この上からサーミスタ素体22形成用のペーストを塗布し乾燥させる。統いて、内部電極用ペースト、拡散防止層24b用のペースト、又内部電極用ペースト、更にはサーミスタ素体21用のペースト、内部電極用ペースト、拡散防止層24a用ペーストと順次塗布、乾燥させながら積層していき、最後に絶縁性セラミックス23用のシートを重ね、所定の条件下で熱圧着する。この際、各サーミスタ素体21, 22の上下の両側面には存する内部電極25…が対向する方向に取り出せるように第2図に示す断面図のように各シートの重ね合わせを行なう。

次に個々のサーミスタの大きさに切断し130°Cで2時間焼成する。その後外部電極となる電極ペーストを塗布し焼付けてサーミスタを得る。尚、この場合も前述のように外部電極は焼成前の塗布してもよいのは勿論である。

第2の実施例で示した2層のサーミスタ素体を積層した場合、個々のサーミスタ素体の抵抗値 R_1, R_2 は次式で与えられる。

$$R_1 = R_{01} \exp B_1 \left(\frac{1}{T} - \frac{1}{T_0} \right) \dots (a)$$

$$R_2 = R_{02} \exp B_2 \left(\frac{1}{T} - \frac{1}{T_0} \right) \dots (b)$$

従って、合成の抵抗値 R は、

$$R = \frac{R_1 R_2}{R_1 + R_2} = \frac{R_{01} R_{02} \exp(B_1 + B_2) K}{R_{01} \exp B_1 K + R_{02} \exp B_2 K} \dots (c)$$

で与えられる（但し $K = \frac{1}{T} - \frac{1}{T_0}$ と置く）。

ここで、各サーミスタ素体のB定数が略々等し

$$R = \frac{R_{02} \exp B_2 K}{1 + \frac{R_{02}}{R_{01}} \exp(-B_1) K} \dots (e)$$

ここで、 $B_1 > B_2 > 0$ から、 $\exp(-B_1) K < < 1$ 、つまり、 $\exp(-B_1) K \approx 0$ とおけば、上記(e)式は

$$R \approx R_{02} \exp(B_2 K) \dots (f)$$

となる。

この(f)式をみれば、 $B_1 > B_2$ の場合には合成抵抗及び合成B定数とも抵抗値の低いサーミスタ素体側の値に近づくことがわかる。

以上のことから、合成の抵抗値はサーミスタ素体の積層枚数及び各サーミスタ素体の抵抗値に依存し、他方、合成のB定数は積層枚数にあまり依存せず、個々のサーミスタ素体のB定数の値に依存することがわかる。

従って、個々のサーミスタ素体としてB定数の高いものを多数積層すれば、合成のサーミスタは低抵抗で高B定数のものが得られるし、他方、B定数の低いサーミスタ素体を層数少なく積層すれ

い（ $B_1 \approx B_2 = B$ ）とすると、上記(c)式は次式のように表せる。

$$R = \frac{R_{01} R_{02} \exp 2B_1 K}{R_{01} \exp B_1 K + R_{02} \exp B_1 K} = \frac{R_{01} R_{02} \exp 2B_1 K}{(R_{01} + R_{02}) \exp B_1 K} = \frac{R_{01} R_{02}}{(R_{01} + R_{02})} \exp B_1 K \dots (d)$$

(d)式をみれば、 $B_1 \approx B_2$ の場合において合成抵抗 R は各サーミスタ素体を並列接続した値となるが、合成のB定数は個々のサーミスタ素体のB定数に等しいことがわかる。

次に、2つのサーミスタ素体のB定数が大きく異なっている場合（ $B_1 > B_2$ ）には、上記(c)式は次式のようになる。

$$R = \frac{R_{01} R_{02} \exp(B_1 + B_2) K}{R_{01} \exp B_1 K + R_{02} \exp B_2 K} = \frac{R_{02} \exp B_2 K}{1 + \frac{R_{02}}{R_{01}} \exp(B_2 - B_1) K}$$

ば、高抵抗、低B定数のものが得られる。つまり、サーミスタ素体の積層枚数及び個々のサーミスタ素体のB定数を選択することにより、抵抗値、B定数を広範囲の中から選ぶことができる。第3図はこのことを示したB定数と抵抗値との関係図である。

発明の効果

以上説明したように本発明によれば、異なるサーミスタ定数（B定数）と比抵抗をもつ複数のサーミスタ素体が積層され、電気的に並列接続されてサーミスタが構成されていることによって、幅広い抵抗値 R とB定数の関係が得られ、B定数及び抵抗値 R を自由に選定することのできるサーミスタが得られた。

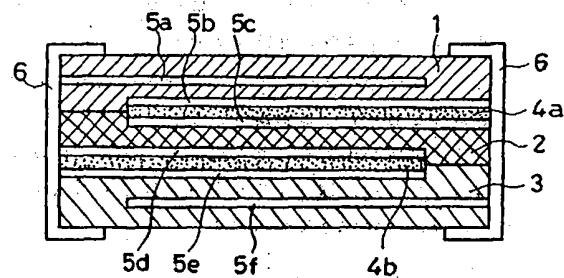
又、本発明のサーミスタ内には、拡散防止層を設け、製造工程における原材料間の拡散の防止を行ったので信頼性のすぐれたサーミスタを提供することができるといった効果も奏する。

4. 図面の簡単な説明

第1図は本発明に係る一実施例のサーミスタの

特開昭64-66906 (4)

第1図

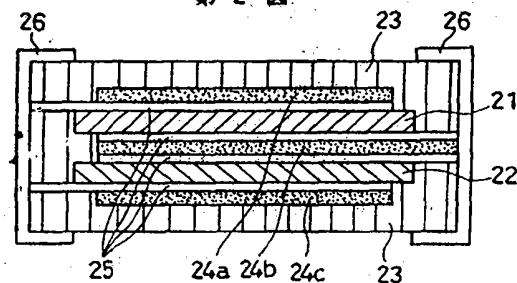


断面図、第2図は本発明に係る他の実施例のサーミスタの断面図、第3図は抵抗値RとB定数の関係を示すグラフである。

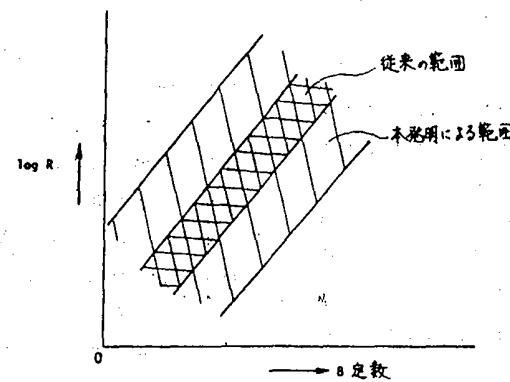
1, 2, 3 … サーミスタ素体、4a, 4b … 抵散防止層、5a, 5b, 5c, 5d, 5e, 5f … 内部電極、6 … 外部電極、21, 22 … サーミスタ素体、23 … 绝縁性セラミックス、24a, 24b, 24c … 抵散防止層、25 … 内部電極、26 … 外部電極。

特許出願人： 株式会社 村田製作所

第2図



第3図

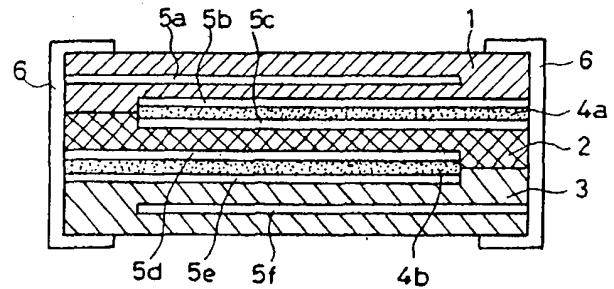


断面図、第2図は本発明に係る他の実施例のサーミスタの断面図、第3図は抵抗値RとB定数の関係を示すグラフである。

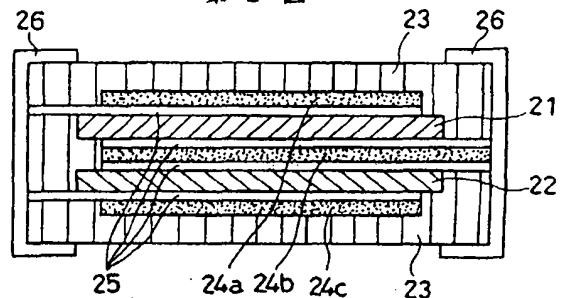
1, 2, 3 … サーミスタ素体、4a, 4b … 拡散防止層、5a, 5b, 5c, 5d, 5e, 5f … 内部電極、6 … 外部電極、21, 22 … サーミスタ素体、23 … 絶縁性セラミックス、24a, 24b, 24c … 拡散防止層、25 … 内部電極、26 … 外部電極。

特許出願人：株式会社 村田製作所

第1図



第2図



第3図

